

NG. GT
2009

TS. NGUYỄN MẠNH GIANG

CẤU TRÚC-LẬP TRÌNH-GHÉP NỐI VÀ ỨNG DỤNG VI ĐIỀU KHIỂN

TẬP MỘT
CẤU TRÚC VÀ LẬP TRÌNH VĐK 8051/8052

(Tái bản lần thứ nhất)

ĐẠI HỌC QUỐC GIA HÀ NỘI
TRUNG TÂM THÔNG TIN THƯ VIỆN

V-ĐD/21351

NHÀ XUẤT BẢN GIÁO DỤC

MỤC LỤC

Trang

Lời nói đầu

3

Chương 1. Cấu trúc và hoạt động của vi điều khiển 8051/8052

1.1. Cấu trúc của VDK 8051/8052	5
1.2. Hoạt động của VDK 8051/8052	9
1.3. Hệ lệnh và các phương pháp địa chỉ của VDK 8051/8052	13
1.4. Chương trình mô phỏng (SIMULATOR) của VDK 8051/8052	14
1.5. Các Kit thực hành VDK	18
1.6. Các VDK thuộc họ MCS-51	18

Chương 2. Lập trình hợp ngữ cho VDK họ MCS-51 với PINNACLE

2.1. Tổng quát về lập trình hợp ngữ cho VDK	21
2.2. Soạn thảo một chương trình hợp ngữ cho VDK 8051/8052	26
2.3. Hợp dịch và liên kết chương trình nguồn với chương trình ASM51.EXE	35
2.4. Hợp dịch và biến đổi chương trình với Pinnacle	37
2.5. Lệnh gộp, chương trình con, thư viện chương trình và lập trình với lệnh gộp	40
2.6. Chạy chương trình trên kit vi điều khiển	51

Chương 3. Nhóm lệnh điều khiển chương trình

3.1. Các lệnh rẽ nhánh chương trình không điều kiện	54
3.2. Lệnh gọi (call) và trở về (Ret, Reti) từ chương trình con	57
3.3. Các lệnh rẽ nhánh chương trình theo điều kiện của bit	57
3.4. Lệnh gộp điều khiển chương trình có điều kiện kép	62
3.5. Lệnh gộp cho vòng lặp	65
3.6. Các loại cấu trúc cơ bản của chương trình	70

Chương 4. Bộ nhớ trong, các phương pháp địa chỉ và nhóm lệnh dịch chuyển

4.1. Bộ nhớ chương trình (PROM) bên trong của VDK 8051/8052	74
4.2. Bộ nhớ RAM bên trong (IRAM) và các thanh ghi của VDK	76
4.3. Các phương pháp địa chỉ của toán hạng	80
4.4. Nhóm lệnh dịch chuyển dữ liệu	83
4.5. Lệnh gộp và lập trình cho bộ nhớ, thanh ghi	87

Chương 5. ALU và các lệnh xử lý số học

5.1. Cấu trúc ALU và các thanh ghi liên quan của VDK	96
5.2. Nhóm lệnh số học cho các số 8 bit không dấu	97
5.3. Các phép toán số học với số BCD	104
5.4. Lập trình các phép toán số học với số có dấu	107
5.5. Lập trình cho các phép toán số học với số có dấu phẩy động	112

Chương 6. Nhóm lệnh logic và phép chuyển đổi mã

6.1. Nhóm lệnh xử lý logic	118
6.2. Các phép tính nhân và chia nhị phân với các lệnh logic	121
6.3. Biến đổi mã ASCII-HEX	121
6.4. Biến đổi mã BCD	123

Chương 7. Cổng song song, nhóm lệnh xử lý bit và điều khiển số

7.1. Cấu trúc và hoạt động của các cổng song song	128
7.2. Các thanh ghi và ô nhớ xử lý theo bit	130
7.3. Nhóm lệnh xử lý theo bit (xử lý theo địa số BOOL)	131
7.4. Lập trình điều khiển đèn hiển thị	133

Chương 8. Bộ định thời/bộ đếm (Timer/Counter)

8.1. Timer/Counter0,1 của 8051	139
8.2. Timer2 của VĐK 8052	147
8.3. Ứng dụng Timer/Counter trong định thời gian trễ	149
8.4. Ứng dụng Timer/Counter trong phát xung	153
8.5. Ứng dụng trong đếm thời gian	154
8.6. Ứng dụng trong đo thời gian	156
8.7. Ứng dụng trong đếm xung	158

Chương 9. Cổng vào/ra nối tiếp

9.1. Cấu trúc và hoạt động của cổng nối tiếp	162
9.2. Phát tốc độ baud	167
9.3. Trao đổi tin nối tiếp ở chế độ 1	170
9.4. Trao đổi tin nối tiếp trong hệ nhiều VĐK ở chế độ 2,3	176
9.5. Trao đổi tin nối tiếp giữa VĐK và máy vi tính PC	178

Chương 10. Điều khiển ngắt

10.1. Tổng quát về ngắt của VĐK 8051/8052	190
10.2. Chương trình có ngắt	194
10.3. Ngắt do các bộ định thời/đếm	197
10.4. Ngắt do trao đổi tin nối tiếp	210
10.5. Ngắt do tín hiệu ngoài	214

PHỤ LỤC A BẢNG MÃ ASCII	225
PHỤ LỤC B CÁC THANH GHI SFR	226
PHỤ LỤC C HỆ LỆNH CỦA VĐK 8051/8052	231
PHỤ LỤC D CHƯƠNG TRÌNH RAM.LST	245
PHỤ LỤC E BẢNG CÁC LỆNH GỘP	250
TÀI LIỆU THAM KHẢO	253