

NGUYỄN THÚY VÂN

KỸ THUẬT SỐ

*Sách được dùng làm giáo trình
cho các trường đại học kỹ thuật*

Tái bản có chỉnh sửa



NHÀ XUẤT BẢN KHOA HỌC VÀ KỸ THUẬT
HÀ NỘI - 2005

ĐẠI HỌC QUỐC GIA HÀ NỘI
TRUNG TÂM THÔNG TIN THƯ VIỆN

V-Đ0 / 13766

MỤC LỤC

Trang

Phần 1. ĐẠI SỐ BOOLE VÀ VI MẠCH SỐ

Chương 1. Đại số Boole

1- 1. Mở đầu	6
1- 2. Biến logic và hàm logic	6
1- 3. Các hàm logic cơ bản	8
1- 4. Các phương pháp biểu diễn hàm logic	10
1- 5. Các hệ thức cơ bản và hệ quả trong đại số logic	15
1- 6. Hệ hàm đủ	16
1- 7. Các hàm NAND, NOR	16
1- 8. Hàm XOR	20
1- 9. Hàm tương đương	21
1- 10. Một số nhận xét tổng quát	21
Bài tập	23

Chương 2. Tối thiểu hóa hàm Boole

2- 1. Khái niệm về tối thiểu hóa hàm Boole	25
2- 2. Các phương pháp tối thiểu hóa hàm Boole	27
2- 3. Tối thiểu hóa bằng phương pháp Quine – Mc. Cluskey	28
2- 4. Phương pháp tối thiểu hóa dùng bảng Karnaugh cho hàm dạng ETT	32
2- 5. Tối thiểu hóa hàm ở dạng chuẩn tắc hội	34
Bài tập	35

Chương 3. Vi mạch số

3- 1. Định nghĩa và phân loại	36
3- 2. Phân loại theo bản chất của tín hiệu điện vào ra của vi mạch	36
3- 3. Phân loại theo mật độ tính hợp	37
3- 4. Phân loại theo công nghệ chế tạo	38
3- 5. Những thông số kỹ thuật của vi mạch số	40
3- 6. Đóng vỏ IC	42
3- 7. Giới hạn nhiệt độ	43
3- 8. Công nghệ đơn cực (MOS - METAL OXID SEMI- CONDUCTER)	44
3- 9. Công nghệ lưỡng cực	45
3- 10. Các mạch ra TTL	46
Tổng quan về mạch số	53

Phần 2. MẠCH TỔNG HỢP

Chương 4. Thiết kế và phân tích mạch tổ hợp

- 4-1. Mô hình toán học
- 4-2. Phân tích mạch tổ hợp
- 4-3. Thiết kế mạch tổ hợp

Bài tập

Chương 5. Các mạch tổ hợp thường gặp

- 5-1. Bộ cộng nhị phân một cột số
- 5-2. Bộ trừ nhị phân một cột số
- 5-3. Bộ so sánh (Com parator)
- 5-4. Mạch tạo và kiểm tra chẵn lẻ
- 5-5. Mạch phân loại ngắt
- 5-6. Bộ dồn kênh (MUX) hay bộ chọn dữ liệu (Data Selector)
- 5-7. Bộ phân kênh (DEMUX)
- 5-8. Mạch chuyển mã
- 5-9. Một số vi mạch tổ hợp

Bài tập

Phần 3. MẠCH DÂY

Chương 6. Các phần tử nhớ cơ bản

- 6-1. Giới thiệu
- 6-2. Định nghĩa và phân loại
- 6-3. Các loại Flip Flop và điều kiện đồng bộ
- 6-4. RS - FF
- 6-5. T - FF
- 6-6. JK - FF
- 6-7. D - FF
- 6-8. FF làm việc như một mạch chốt
- 6-9. Xác định đầu vào kích cho FF
- 6-10. Chuyển đổi giữa các loại FF
- 6-11. Một số vi mạch FF

Bài tập

Chương 7. Những khái niệm cơ bản về mạch dây

- 7-1. Một số khái niệm cơ bản về mạch dây
- 7-2. Các phương pháp mô tả mạch dây
- 7-3. Chuyển đổi giữa hai mô hình Mealy và Moore
- 7-4. Các bước thiết kế mạch dây
- 7-5. Thiết kế mạch dây từ đồ hình trạng thái
- 7-6. Thiết kế mạch dây từ bảng của Otomat
- 7-7. Thiết kế mạch dây từ lưu đồ thuật toán

Bài tập

	Trang
	145
Chương 8. Bộ đếm	145
8-1. Định nghĩa và phân loại bộ đếm	148
8-2. Mã của bộ đếm	150
8-3. Các bước thiết kế bộ đếm	151
8-4. Bộ đếm thuận, nhị phân, đồng bộ với hệ số đếm $K_d = 2^n$	155
8-5. Các bộ đếm nghịch, nhị phân, đồng bộ với hệ số đếm $K_d = 2^n$	157
8-6. Các bộ đếm Gray thuận, đồng bộ với hệ số đếm $K_d = 2^n$	161
8-7. Các bộ đếm đồng bộ thuận nghịch	161
8-8. Các bộ đếm thập phân, đồng bộ	167
8-9. Bộ đếm nhị phân, không đồng bộ với $K_d = 2^n$	169
8-10. Bộ đếm thập phân, không đồng bộ	170
8-11. Bộ đếm đặt lại trạng thái	173
8-12. Bộ đếm Johnson	174
8-13. Bộ đếm vòng	174
8-14. Một số vấn đề cần chú ý khi thiết kế bộ đếm	179
8-15. Một số vi mạch đếm thường gặp	183
<i>Bài tập</i>	186
Chương 9. Bộ ghi dịch	186
9-1. Giới thiệu	187
9-2. Thanh ghi dịch 4 bit nạp vào nối tiếp hoặc song song, ra nối tiếp, dịch phải	188
9-3. Bộ ghi dịch 4 bit, dịch trái, dịch phải	190
9-4. Đồ hình tổng quát của bộ ghi dịch	192
9-5. Thiết kế bộ đếm dùng bộ ghi dịch	194
9-6. Tạo dãy tín hiệu tuần hoàn dùng thanh ghi dịch	198
9-7. Bộ đếm vòng	201
9-8. Bộ đếm vòng xoắn (Bộ đếm Johnson)	205
9-9. Bộ ghi dịch với hàm hồi tiếp cộng modul	210
9-10. Một số vi mạch ghi dịch	212
<i>Bài tập</i>	213
Chương 10. Mạch dãy đồng bộ	213
10-1. Phân tích mạch dãy đồng bộ	218
10-2. Các bước thiết kế mạch dãy đồng bộ	226
10-3. Mạch dãy đồng bộ dùng mô hình Moore và mô hình Mealy	235
10-4. Tối thiểu hoá trạng thái	239
10-5. Mã hóa trạng thái	244
10-6. Mạch kiểm tra dãy tín hiệu vào	246
<i>Bài tập</i>	250
Chương 11. Mạch dãy không đồng bộ	250
11-1. Các bước thiết kế một mạch dãy không đồng bộ	253
11-2. Một ví dụ về thiết kế mạch dãy không đồng bộ	258
11-3. Hiện tượng chu kỳ và chạy đua trong mạch dãy không đồng bộ	

11- 5. Tối thiểu hóa và mã hóa trạng thái trong mạch dãy không đồng bộ	261
11- 6. Một số thí dụ thiết kế mạch dãy không đồng bộ	264
Bài tập	172
Chương 12. Thiết kế mạch số dùng MSI, LSI	275

12- 1. Mở đầu	275
12- 2. Các bộ chọn dữ liệu hay dồn kênh	276
12- 3. Các ứng dụng của MUX	277
12- 4. Bộ phân kênh (DEMUX) và bộ giải mã (DECODER)	284
12- 5. Ứng dụng của bộ giải mã	284
12- 6. ROM	287
12- 7. Các ứng dụng của ROM	288
12- 8. Các mảng logic lập trình PLA	294
12- 9. Các ứng dụng của PLA	297
Bài tập	300

Chương 13. Mạch số học	301
13- 1. Bộ song song n bit	301
13- 2. Bộ cộng nhớ nhanh	303
13- 3. Mã bù	305
13- 4. Biểu diễn số nhị phân nguyên trong máy tính	307
13- 5. Cộng trừ dùng mã bù 2	308
13- 6. Cộng trừ dùng mã bù 1	310
13- 7. Hiện tượng tràn	311
13- 8. Bộ cộng trừ liên tiếp	312
13- 9. Cộng số thập phân dùng bộ cộng MSI số nhị phân	314
13- 10. Dùng số bù cho phép tính thập phân	315
13- 11. Cộng trừ số thập phân	317
13- 12. Đơn vị số học và logic (ALU)	319
13- 13. Thiết kế một đơn vị số học logic 4 bit	319
13- 14. Bộ nhân nhị phân dùng mạch tổ hợp	323
13- 15. Bộ nhân nhị phân dùng ROM	325
13- 16. Bộ nhân nhị phân dùng phương pháp dịch và cộng	326
13- 17. Một số vi mạch	330
Bài tập	332

Đáp số của bài tập

Tài liệu tham khảo